

## \* NOTICES \*

JP0 and NCIP1 are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed explanation of a design]

[0001]

[Industrial Application]

This design is related with the circuit board for high speed signals which transmits the circuit board, especially a high speed signal through the circuit board.

[0002]

[Description of the Prior Art]

Drawing 8 - drawing 10 are VIA (it is called Bahia or beer) of the conventional circuit board for high speed signals.

It is the important section vertical cross section showing typically three sorts of examples of structure of the section. And drawing 11 - drawing 13 are each horizontal sectional view which meets the A-A line shown by drawing 8 - drawing 10 , a B-B line, and a C-C line, respectively. Moreover, drawing 14 is a plan in alignment with D-D line of drawing 10 .

[0003]

The conventional example of drawing 8 has a gland / voltage planes (henceforth a GND layer) g1, g2, and g3 here. Signal-transmission Rhine (henceforth signal line) 2a is formed in the signal plane s1 between the GND layer g1 and the GND layer g2. It has signal-line 2b in the signal plane s2 between the GND layer g2 and the GND layer g3, and signal-line 2a and signal-line 2b are connected between layers by VIA4 through the VIA lands 3a, 3b, and 3c. Moreover, the conventional example of drawing 9 connects between layers signal-line 2b prepared in the signal plane s2 with signal-line 2a which has the GND layers g1 and g3, formed signal planes s1 and s2 among these GND layers, and was prepared in the signal plane s1 by VIA4 through the VIA lands 3a and 3c. Furthermore, the conventional example of drawing 10 has the GND layer g2 and the GND layer g3, and becomes by the configuration which connected between layers signal-line which formed signal planes s0 and s2 up and down, respectively, and was formed in signal plane s0 2of GND layer g2 c, and signal-line 2b formed in the signal plane s2 by VIA4 through the VIA lands 3d, 3b, and 3c.

[0004]

And in the conventional example shown in drawing 8 - drawing 10 , although each of signal planes which transmit a signal, and GND layers is formed by the conductor layer which consists of a conductor, when the dielectric layers c1-c6 which controlled thickness and were formed intervene, between a signal plane and a GND layer, the circuit board for high speed signals is constituted, so that impedance matching of the conductor of a signal plane may be carried out. In addition, GND Rhine 1a, 1b, and 1c is the Rhine patterns formed in the GND layers g1, g2, and g3, respectively.

[0005]

It is common in all of the conventional example in above drawing 8 - drawing 10 , and when VIA4 which carries out the interlayer connection of the signal line penetrates the conductor layer of the GND layer g2 like the drawing 8 and drawing 10 case and is formed, the GND pattern which becomes the surroundings of VIA land 3b from the GND layer g2 is formed so that drawing 12 may see. However, that in which the GND pattern is not formed is used for the surroundings of

the VIA lands 3a, 3c, and 3d by the conductor layer of signal-line 2a, 2b, and 2c, respectively so that drawing 11 , drawing 13 , and drawing 14 may see.

[0006]

[Problem(s) to be Solved by the Device]

the phenomenon which a part of signal will reflect in the conductor layer of signal-transmission Rhine in the above conventional circuit boards for high speed signals if discontinuity like VIA is in waveguide -- it is -- actual -- the near periphery of a VIA land -- especially -- a high speed signal -- receiving -- reflection of a signal -- \*\*\*\*\* -- it had become a problem that the transmission characteristic of a signal gets worse by \*\*.

[0007]

In the above conductor layers for signal transmissions, reflection of a signal occurred near the periphery of a VIA land, this design was made in order to remove the trouble that the transmission characteristic of a high speed signal gets worse, and it aims at offering the structure of the circuit board for high speed signals which was excellent in the transmission characteristic of a high speed signal.

[0008]

[Means for Solving the Problem]

The circuit board for high speed signals concerning this design has the conductor layer for signal transmissions of two or more layers, and a gland / conductor layer for power sources. It is the circuit board which has the dielectric layer which controlled and formed thickness between the layers of this conductor layer for signal transmissions, and a gland / conductor layer for power sources so that impedance matching of the conductor of the conductor layer for signal transmissions might be carried out. It has the grand pattern formed so that this VIA land might be surrounded around [ in which VIA which connects between two conductor layers for signal transmissions was prepared ] the VIA land of the conductor layer for signal transmissions.

[0009]

[Function]

It can hold now in the property which excelled [ part / which connects a signal between signal planes in this design / of VIA ] in the request of the transmission characteristic of a high speed signal since reflection of the high speed signal which happens when there is no grand pattern in the surroundings of the VIA land of a signal plane [ near the periphery of the VIA land which has a signal plane by forming the grand pattern ] so that this may be surrounded was suppressed and it came to have promoted the transparency by areflexia.

[0010]

[Example]

Drawing 1 is the important section vertical cross section showing the first example by this design typically. And drawing 4 , drawing 5 , and drawing 6 are horizontal sectional views which were shown in drawing 1 and which meet an A-A line, a B-B line, and a C-C line, respectively. In addition, in the explanatory view of an example, the sign same identically to the conventional example of drawing 8 - drawing 14 as a considerable part is attached and shown.

[0011]

In drawing 1 and drawing 4 - drawing 6 , the circuit board for high speed signals which the dielectric layers c1-c6 which had thickness controlled intervene, and consists of a multilayer substrate is constituted so that impedance matching of signal-line 2a and the 2b may be carried out among the GND layers g1, g2, and g3 of the signal planes s1 and s2 of a conductor layer which transmit a signal, and the conductor layer a gland / for power sources. Therefore, the main configuration of this example supports the conventional example of drawing 8 .

[0012]

In this configuration, the interlayer connection of signal-line 2a of a signal plane s1 arranged in the middle on both sides of the GND layer g2 and the signal-line 2b of a signal plane s2 is carried out by VIA4 through the VIA lands 3a, 3b, and 3c. In this case, the grand patterns 5a and 5b which become the surroundings of the VIA lands 3a and 3c from appearance of signal planes s1 and s2 which surrounds this VIA land, respectively as shown in drawing 4 and drawing 6 are formed, respectively. In addition, especially such [ drawing 5 ] a grand pattern is not formed, but

as illustrated in the conventional example of drawing 12 , VIA3b is widely surrounded in the GND layer g2.

Thus, reflection of a signal [ / near the periphery of VIA 3a and 3c ] can be pressed down now by having formed the grand patterns 3a and 3c in signal planes s1 and s2, respectively so that VIA land 3a and VIA land 3c may be taken and surrounded. For this reason, improvement in \*\*\*\*\* especially of the transmission characteristic of a high speed signal was able to be carried out conventionally.

[0013]

Moreover, drawing 2 is the important section vertical cross section showing the second example of this design typically. As it sees in drawing, it is an example in case the signal planes s1 and s2 for two-layer exist between two GND layers g1 and g3. Therefore, the main configuration of this example supports the conventional example of drawing 9 . The effectiveness the horizontal sectional view which meets the A-A line and C-C line of drawing 2 is the same as that of what was shown in drawing 4 and drawing 6 respectively, and same as what was explained in the first example is acquired.

[0014]

Furthermore, drawing 3 is the important section vertical cross section showing the third example by this design typically. As shown in drawing, it is the case where a signal plane exists in the surface of a multilayer substrate, and the main configuration supports the conventional example of drawing 10 . Drawing 7 shows the plan in alignment with D-D line shown in drawing 3 . Grand pattern 5c is prepared in a signal plane s0 so that drawing 7 may see, and VIA land 3d may be taken and surrounded. With grand pattern 5b which also showed this grand pattern to drawing 6 , the almost same effectiveness as the case of the first example is acquired.

[0015]

In addition, it cannot be overemphasized that the configuration of an above-mentioned grand pattern is not limited to the configuration of the pattern shown in the example of drawing 4 , drawing 6 , and drawing 7 .

[0016]

[Effect of the Device]

The high speed signal which consists of multilayer structure of a signal plane and a GND layer as mentioned above according to this design

business -- in the circuit board, since a grand pattern which takes and surrounds this around a VIA land to the signal plane which connects between two signal lines of a different layer between layers by VIA was prepared, reflection of a signal [ / near the VIA land circumference ] could be reduced. For this reason, especially the improvement in the transmission characteristic of a high speed signal was attained.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Utility model registration claim]

[Claim 1] Between said conductor layer for signal transmissions of the circuit board which has the conductor layer for signal transmissions of two or more layers, and a gland / conductor layer for power sources, and the layer of a gland / conductor layer for power sources In the circuit board for high speed signals which has the dielectric layer which controlled and formed thickness so that impedance matching of the conductor in said conductor layer for signal transmissions might be carried out The circuit board for high speed signals characterized by having the grand pattern formed so that this VIA land might be surrounded around [ in which VIA which connects between said predetermined conductor layers for signal transmissions was prepared ] the VIA land of said conductor layer for signal transmissions.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

### [Brief Description of the Drawings]

[Drawing 1] It is the important section vertical cross section showing the first example of this design typically.

[Drawing 2] It is the important section vertical cross section showing the second example by this design.

[Drawing 3] It is the important section vertical cross section showing the third example by this design.

[Drawing 4] It is the horizontal sectional view which meets the A-A line shown in drawing 1 .

[Drawing 5] It is the horizontal sectional view which meets the B-B line shown in drawing 1 .

[Drawing 6] It is the horizontal sectional view which meets the C-C line shown in drawing 1 .

[Drawing 7] It is a plan in alignment with D-D line shown in drawing 3 .

[Drawing 8] It is the important section vertical cross section showing typically the 1 conventional example of the circuit board for high speed signals.

[Drawing 9] It is the important section vertical cross section showing other conventional examples of the circuit board for high speed signals.

[Drawing 10] It is the important section vertical cross section showing other conventional examples of the circuit board for high speed signals.

[Drawing 11] It is the horizontal sectional view which meets the A-A line shown in drawing 8 and drawing 9 .

[Drawing 12] It is the horizontal sectional view which meets the B-B line shown in drawing 8 and drawing 10 .

[Drawing 13] It is the horizontal sectional view which meets the C-C line shown in drawing 8 , drawing 9 , and drawing 10 .

[Drawing 14] It is a plan in alignment with D-D line shown in drawing 10 .

### [Description of Notations]

1a, 1b, 1c GND Rhine (a gland / power-source Rhine)

2a, 2b, 2c Signal line (signal-transmission Rhine)

3a, 3b, 3c, 3d VIA land

4 VIA

5a, 5b, 5c Grand pattern

g1, g2, g3 GND layer (a gland/voltage plane)

s0, s1, s2 Signal plane

c1, c2, c3, c4, c5, c6 Dielectric layer

---

[Translation done.]

(19)日本国特許庁(JP)

(12) 公開実用新案公報(U)

(11)実用新案出願公開番号

実開平5-93080

(43)公開日 平成5年(1993)12月17日

(51)Int.Cl.<sup>5</sup>

H 0 5 K 3/46

識別記号

Z 6921-4E

N 6921-4E

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 3 頁)

(21)出願番号 実願平4-34588

(22)出願日 平成4年(1992)5月25日

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)考案者 菊地 利幸

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

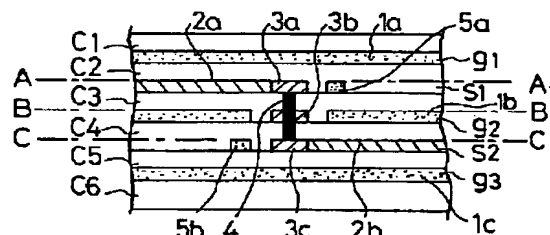
(74)代理人 弁理士 佐々木 宗治 (外3名)

(54)【考案の名称】 高速信号用回路基板

(57)【要約】

【目的】 回路基板に簡単なパターンを付加して高速信号に対して反射の少ない伝送特性の優れた高速信号用回路基板を提供する。

【構成】 複数層の信号層(s0～s2)とGND層(g1～g3)とを有し、この信号層とGND層の層間に信号層の導体がインピーダンス整合されるように厚さをコントロールして形成した誘電体層c1～c6を有する多層の回路基板であって、信号ライン2a、2b間を接続するVIA4が設けられたVIAランド3aの周囲に、このVIAランドを囲むように形成したグランドパターン5a;5bを有する構造とからなる。



本考案の一実施例

1

【実用新案登録請求の範囲】

【請求項1】 複数層の信号伝送用導体層とグラウンド／電源用導体層とを有する回路基板の前記信号伝送用導体層とグラウンド／電源用導体層の層間に、前記信号伝送用導体層における導体がインピーダンス整合されるように厚さを制御して形成した誘電体層を有する高速信号用回路基板において、

所定の前記信号伝送用導体層間を接続するVIAが設けられた前記信号伝送用導体層のVIAランドの周囲にこのVIAランドを囲むように形成したグラウンドパターンを有することを特徴とする高速信号用回路基板。

【図面の簡単な説明】

【図1】 本考案の第一の実施例を模式的に示す要部垂直断面図である。

【図2】 本考案による第二の実施例を示す要部垂直断面図である。

【図3】 本考案による第三の実施例を示す要部垂直断面図である。

【図4】 図1に示したA-A線に沿う水平断面図である。

【図5】 図1に示したB-B線に沿う水平断面図である。

【図6】 図1に示したC-C線に沿う水平断面図である。

【図7】 図3に示したD-D線に沿う上面図である。 \*

2

\* 【図8】 高速信号用回路基板の一従来例を模式的に示す要部垂直断面図である。

【図9】 高速信号用回路基板の他の従来例を示す要部垂直断面図である。

【図10】 高速信号用回路基板の他の従来例を示す要部垂直断面図である。

【図11】 図8、図9に示したA-A線に沿う水平断面図である。

【図12】 図8、図10に示したB-B線に沿う水平断面図である。

【図13】 図8、図9、図10に示したC-C線に沿う水平断面図である。

【図14】 図10に示したD-D線に沿う上面図である。

【符号の説明】

1a, 1b, 1c GNDライン（グラウンド／電源ライン）

2a, 2b, 2c 信号ライン（信号伝送ライン）

3a, 3b, 3c, 3d VIAランド

20 4 VIA

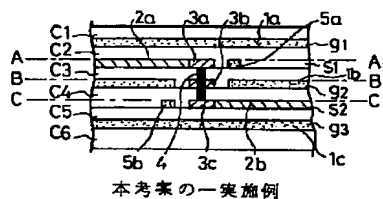
5a, 5b, 5c グラウンドパターン

g1, g2, g3 GND層（グラウンド／電源層）

s0, s1, s2 信号層

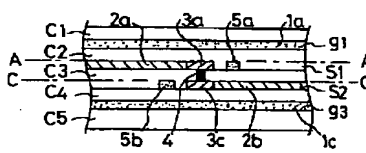
c1, c2, c3, c4, c5, c6 誘電体層

【図1】



本考案の一実施例

【図2】



本考案の他の実施例

【図4】

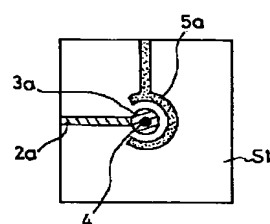
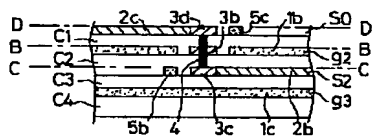


図1のA-A水平断面

【図3】



本考案の別の実施例

g1~g3: GND層  
S~S2: 信号層  
C1~C6: 誘電体層  
1a~1c: GNDライン

2a~2c: 信号ライン  
3a~3d: VIAランド  
4: VIA  
5a~5c: グラウンドパターン

【図5】

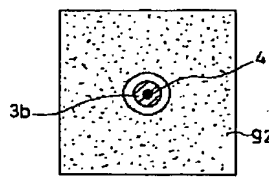


図1のB-B水平断面

【図6】

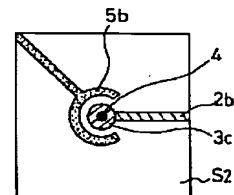


図1のC-C断面

【図7】

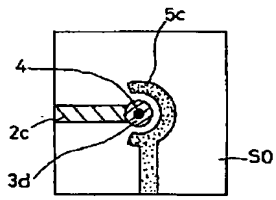
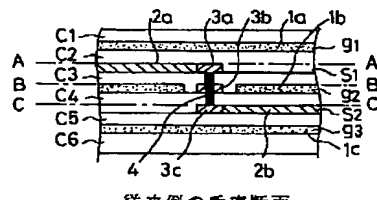


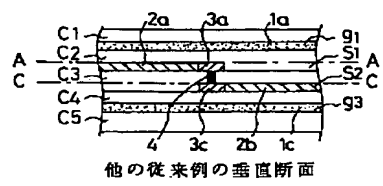
図3のD-D上面

【図8】



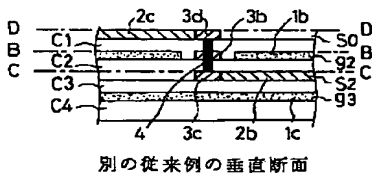
一従来例の垂直断面

【図9】



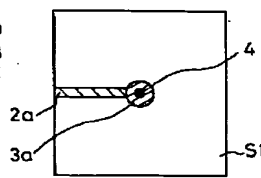
【図13】

【図10】



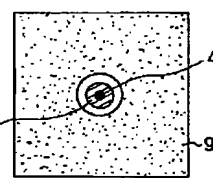
別の従来例の垂直断面

【図11】

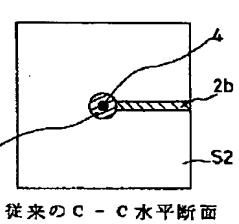


従来例のA-A水平断面

【図12】



従来例のB-B水平断面



従来例のC-C水平断面

【図14】

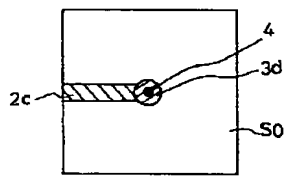


図10のD-D上面



**【考案の詳細な説明】****【0001】****【産業上の利用分野】**

本考案は回路基板特に高速信号を回路基板を介して伝送する高速信号用回路基板に関するものである。

**【0002】****【従来の技術】**

図8～図10は従来の高速信号用回路基板のVIA（バイア又はビアと呼ぶ）部の3種の構造例を模式的に示す要部垂直断面図である。そして、図11～図13はそれぞれ図8～図10で示したA-A線、B-B線、C-C線に沿う各水平断面図である。また、図14は図10のD-D線に沿う上面図である。

**【0003】**

ここで、図8の従来例は、グランド／電源層（以下GND層という）g1, g2, g3を有し、GND層g1とGND層g2の間の信号層s1に信号伝送ライン（以下信号ラインという）2aを形成し、GND層g2とGND層g3の間の信号層s2に信号ライン2bを有し、信号ライン2aと信号ライン2bとを、VIAランド3a, 3b, 3cを介して、VIA4で層間連結したものである。また、図9の従来例は、GND層g1及びg3を有し、これらのGND層の間に信号層s1及びs2を設け、信号層s1に設けた信号ライン2aと信号層s2に設けた信号ライン2bをVIAランド3a, 3cを介してVIA4で層間連結したものである。さらに、図10の従来例はGND層g2及びGND層g3を有し、GND層g2の上下にそれぞれ信号層s0, s2を設け、信号層s0に形成した信号ライン2cと信号層s2に形成した信号ライン2bとをVIAランド3d, 3b, 3cを介してVIA4で層間連結した構成によってなるものである。

**【0004】**

そして、図8～図10に示す従来例においては、信号を伝送する信号層とGND層はいずれも導電体からなる導体層で形成されているが、信号層とGND層の間には、信号層の導体がインピーダンス整合されるように、厚さを制御して形成された誘電体層c1～c6が介在することによって高速信号用回路基板が構成さ

れるようになっている。なお、GNDライン1a, 1b, 1cはそれぞれGND層g1, g2, g3に形成されたラインパターンである。

#### 【0005】

上記のような図8～図10における従来例のいずれにも共通して、信号ラインを層間接続するVIA4が図8及び図10場合のようにGND層g2の導体層を貫通して形成される場合は、図12にみられるように、VIAランド3bの回りにGND層g2からなるGNDパターンが形成されている。しかしながら、図11, 図13及び図14にみられるように、信号ライン2a, 2b, 2cの導体層にはそれぞれVIAランド3a, 3c, 3dの回りにはGNDパターンが形成されていないものを使用されている。

#### 【0006】

##### 【考案が解決しようとする課題】

上記のような従来的高速信号用回路基板では、信号伝送ラインの導体層において、導波路にVIAのような不連続部があると信号の一部が反射する現象があり、実際にはVIAランドの外周近傍で特に高速信号に対して信号の反射が著しくなるので信号の伝送特性が悪化するということが問題となっていた。

#### 【0007】

本考案は上述のような信号伝送用の導体層においてVIAランドの外周近傍で信号の反射が発生し、高速信号の伝送特性が悪化するという問題点を除去するためになされたもので、高速信号の伝送特性の優れた高速信号用回路基板の構造を提供することを目的とするものである。

#### 【0008】

##### 【課題を解決するための手段】

本考案に係る高速信号用回路基板は、複数層の信号伝送用導体層とグラウンド／電源用導体層とを有し、この信号伝送用導体層とグラウンド／電源用導体層の層間に、信号伝送用導体層の導体がインピーダンス整合されるように厚さを制御して形成した誘電体層を有する回路基板であって、2つの信号伝送用導体層間を接続するVIAが設けられた信号伝送用導体層のVIAランドの周囲にこのVIAランドを囲むように形成したグラウンドパターンを有するものである。

## 【0009】

## 【作用】

本考案においては、信号を信号層間で接続するVIAの部分で信号層のVIAランドの回りに、これを取囲むようにランドパターンを形成していることにより、信号層のあるVIAランドの外周近傍においてランドパターンのない場合に起る高速信号の反射が抑えられ、無反射での透過を促進するようになるから高速信号の伝送特性を所望の優れた特性に保持できるようになる。

## 【0010】

## 【実施例】

図1は本考案による第一の実施例を模式的に示す要部垂直断面図である。そして、図4、図5、図6は図1に示したそれぞれA-A線、B-B線、C-C線に沿う水平断面図である。なお、実施例の説明図において、図8～図14の従来例と同一又は相当部分には同じ符号を付して示している。

## 【0011】

図1及び図4～図6において、信号を伝送する導体層の信号層s1、s2とランド／電源用の導体層のGND層g1、g2、g3の間に、信号ライン2a、2bがインピーダンス整合されるように、厚さをコントロールされた誘電体層c1～c6が介在して多層基板からなる高速信号用回路基板を構成している。したがって、本実施例の主構成は図8の従来例に対応するものとなっている。

## 【0012】

この構成において、GND層g2を中間に挟んで配設された、信号層s1の信号ライン2a及び信号層s2の信号ライン2bは、VIAランド3a、3b、3cを介してVIA4で層間接続されている。この場合、図4、図6に示したように信号層s1及びs2のそれぞれVIAランド3a及び3cの回りに、このVIAランドを囲むような格好からなるランドパターン5a、5bがそれぞれ設けられている。なお、図5は特にこのようなランドパターンは形成せず、図12の従来例で図示したように、VIA3bはGND層g2で広く囲繞されている。このように、VIAランド3a及びVIAランド3cを取りかこむように、ランドパターン3a及び3cをそれぞれ信号層s1及びs2に設けたことにより、

VIA 3a 及び 3c の外周近傍における信号の反射を抑えることができるようになった。このため、特に高速信号の伝送特性を従来より著るしく向上させることができた。

【0013】

また、図2は本考案の第二の実施例を模式的に示す要部垂直断面図である。図にみられるように、2つのGND層g1及びg3の間に2層分の信号層s1及びs2が存在する場合の例である。したがって、本実施例の主構成は図9の従来例に対応するものとなっている。図2のA-A線及びC-C線に沿う水平断面図はそれぞれ図4及び図6に示されたものと同様であり、第一の実施例で説明したものと同一効果が得られる。

【0014】

さらに、図3は本考案による第三の実施例を模式的に示す要部垂直断面図である。図に示したように、多層基板の表層に信号層が存在する場合であり、その主構成は図10の従来例に対応するものとなっている。図7は図3に示したD-D線に沿う上面図を示すものである。図7にみられるように、VIAランド3dを取りかこむように信号層s0にグラウンドパターン5cを設けたものである。このグラウンドパターンも図6にも示したグラウンドパターン5bとともに、第一の実施例の場合とほぼ同様の効果が得られる。

【0015】

なお、上述のグラウンドパターンの形状は図4、図6、図7の実施例に示したパターンの形状に限定されないことはいうまでもない。

【0016】

【考案の効果】

以上のように本考案によれば、信号層とGND層の多層構造からなる高速信号用回路基板において、2つの異なる層の信号ライン間をVIAで層間連結する信号層にVIAランドの回りにこれを取りかこむようなグラウンドパターンを設けたので、VIAランド周辺近傍における信号の反射を低減することができるようになった。このため、特に高速信号の伝送特性の向上が達成された。

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**